

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 3 年    7 月 1 8 日  
Date of Application:

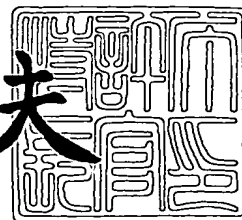
出 願 番 号                      特 願 2 0 0 3 - 1 9 9 2 3 4  
Application Number:  
[ST. 10/C]:                      [ J P 2 0 0 3 - 1 9 9 2 3 4 ]

出      願      人                      日 本 特 殊 陶 業 株 式 有 限 公 司  
Applicant(s):

2 0 0 3 年 1 2 月 1 9 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 PA21F999

【提出日】 平成15年 7月18日

【あて先】 特許庁長官 今井 康夫 殿

【国際特許分類】 H01L 25/00

【発明者】

    【住所又は居所】 名古屋市瑞穂区高辻町 1 4 番 1 8 号 日本特殊陶業株式会社内

    【氏名】 伊藤 淳一

【発明者】

    【住所又は居所】 名古屋市瑞穂区高辻町 1 4 番 1 8 号 日本特殊陶業株式会社内

    【氏名】 林 計宏

【発明者】

    【住所又は居所】 名古屋市瑞穂区高辻町 1 4 番 1 8 号 日本特殊陶業株式会社内

    【氏名】 佐藤 元彦

【発明者】

    【住所又は居所】 名古屋市瑞穂区高辻町 1 4 番 1 8 号 日本特殊陶業株式会社内

    【氏名】 大塚 淳

【発明者】

    【住所又は居所】 名古屋市瑞穂区高辻町 1 4 番 1 8 号 日本特殊陶業株式会社内

    【氏名】 佐藤 学

【特許出願人】

    【識別番号】 000004547

    【氏名又は名称】 日本特殊陶業株式会社

**【代理人】**

**【識別番号】** 110000028  
**【氏名又は名称】** 特許業務法人 明成国際特許事務所  
**【代表者】** 下出 隆史  
**【電話番号】** 052-218-5061

**【手数料の表示】**

**【予納台帳番号】** 133917  
**【納付金額】** 21,000円

**【提出物件の目録】**

**【物件名】** 明細書 1  
**【物件名】** 図面 1  
**【物件名】** 要約書 1  
**【包括委任状番号】** 0209866

**【プルーフの要否】** 要

【書類名】 明細書

【発明の名称】 中継基板、半導体素子付き中継基板、中継基板付きパッケージ、半導体素子と中継基板とパッケージとからなる構造体、および中継基板の製造方法

【特許請求の範囲】

【請求項 1】 半導体素子と該半導体素子が装着されるパッケージとの間に介装され、前記半導体素子と前記パッケージを電氣的に接続する配線を有する中継基板であって、

極板間に誘電体を有するコンデンサを形成したコンデンサ部と、

該コンデンサ部の側部外周を取り囲み、前記誘電体よりも低い熱膨張係数を有する材料で形成された囲み部と

を備えた中継基板。

【請求項 2】 前記囲み部は、前記コンデンサ部の側部外周を全周に亘って取り囲む請求項 1 に記載の中継基板。

【請求項 3】 前記囲み部を形成する材料の熱膨張係数が  $10 \text{ ppm/K}$  以下である請求項 1 または 2 に記載の中継基板。

【請求項 4】 前記囲み部を形成する材料がアルミナである請求項 3 に記載の中継基板。

【請求項 5】 前記配線の少なくとも一部が、前記囲み部を貫通する形態で設けられた請求項 1 ないし 4 のいずれかに記載の中継基板。

【請求項 6】 前記囲み部を形成する材料が、前記誘電体よりも低い比誘電率を有する請求項 5 に記載の中継基板。

【請求項 7】 請求項 1 ないし 6 のいずれかに記載の中継基板の前記配線に半導体素子が接続された半導体素子付き中継基板。

【請求項 8】 請求項 1 ないし 6 のいずれかに記載の中継基板の前記配線にパッケージが接続された中継基板付きパッケージ

【請求項 9】 請求項 1 ないし 6 のいずれかに記載の中継基板を介して半導体素子とパッケージとを接続してなる構造体。

【請求項 10】 半導体素子と該半導体素子が装着されるパッケージとの間

に介装され、前記半導体素子と前記パッケージを電氣的に接続する配線を有する中継基板を製造する方法であって、

極板間に誘電体を有するコンデンサを形成したコンデンサ部の周囲に、該コンデンサ部の側部外周を取り囲む囲み部を、前記誘電体よりも低い熱膨張係数を有する材料で形成する工程

を備えた中継基板の製造方法。

【請求項 11】 前記工程は、前記コンデンサを前記囲み部と一体として成形することにより、前記コンデンサ部の周囲に前記囲み部を形成する工程である請求項 10 に記載の中継基板の製造方法。

【請求項 12】 前記工程は、前記コンデンサを前記囲み部に嵌め込むことにより、前記コンデンサ部の周囲に前記囲み部を形成する工程である請求項 10 に記載の中継基板の製造方法。

#### 【発明の詳細な説明】

##### 【0001】

##### 【発明の属する技術分野】

本発明は、半導体素子と該半導体素子が収納されるパッケージとの間に介装され、半導体素子とパッケージを電氣的に接続する配線を有する中継基板に関するものである。

##### 【0002】

##### 【従来の技術】

半導体素子では、トランジスタや抵抗等の回路素子が、微小なシリコンチップ上に作り込まれている（このようなチップのことを、以下、ICチップという）。近年の集積回路技術の進歩により、半導体素子は、LSI (Large Scale Integration), VLSI (Very Large Scale Integration), ULSI (Ultra Large Scale Integration) と次第に高集積化してきており、ICチップの動作もますます高速化している。

##### 【0003】

ICチップは、電源供給のための電源線やグランド線、データの送受信やフロ

一制御を行なうための各種信号線等の配線が引かれた配線基板に実装される。ICチップが実装された配線基板（以下、実装基板という）は、マザーボード等のプリント基板に接続される。ICチップは、プリント基板に設けられた電源端子からの電源の供給を上記の電源線を介して受けることによって動作する。上記の実装基板の一形態として、近年では、上記の配線を備えたパッケージ（以下、ICパッケージという）にICチップを封入する形態が採用されている。このICパッケージは、通常は、プラスチックで形成されている。こうしたICパッケージの採用により、ICチップを外部環境から適切に保護すると共に、ICチップの実装、取扱が容易となり、更に、ICチップの動作によって発生した熱を効果的に放熱することができる。

#### 【0004】

一方、上記のICパッケージ等の実装基板とプリント基板との接続手法に関しては、従来、実装基板とプリント基板とをインターポーザと呼ばれる中継用の基板を介して接続する手法が提案されている（例えば、特許文献1を参照）。

#### 【特許文献1】

特開2000-208661号公報

#### 【0005】

#### 【発明が解決しようとする課題】

しかしながら、ICチップとICパッケージ等の配線基板との間に中継用の基板を介在させ、こうした中継用の基板を介してICチップとICパッケージとを電氣的に接続する構造については、従来において何ら提案されていなかった。

#### 【0006】

そこで本発明は、ICチップとICパッケージとの中継用の基板において、ICチップとICパッケージとの電氣的な接続の信頼性を高めることを目的として、以下の構成を採った。

#### 【0007】

#### 【課題を解決するための手段およびその作用・効果】

本発明の中継基板は、

半導体素子と該半導体素子が装着されるパッケージとの間に介装され、前記半

導体素子と前記パッケージを電氣的に接続する配線を有する中継基板であって、  
極板間に誘電体を有するコンデンサを形成したコンデンサ部と、  
該コンデンサ部の側部外周を取り囲み、前記誘電体よりも低い熱膨張係数を有する材料で形成された囲み部と  
を備えたことを要旨とする。

#### 【0008】

上記発明の中継基板では、極板間に誘電体を有するコンデンサを形成したコンデンサ部と、該コンデンサ部の側部外周を取り囲み、前記誘電体よりも低い熱膨張係数を有する材料で形成された囲み部とを備える。このため、コンデンサ周辺の温度が上昇して誘電体に熱膨張が発生した場合に、熱膨張係数の低い囲み部の膨張は小さいので、誘電体の熱膨張が囲み部によって規制される。従って、誘電体の熱膨張に起因して半導体素子やパッケージとの接続部分に応力がかかることが少なくなり、接続の信頼性を高めることができる。

#### 【0009】

この囲み部は、例えば200 GPa以上、好ましくは300 GPa以上の高ヤング率を有していると、さらに望ましい。高ヤング率であることにより、パッケージなどから高い熱応力を受けたときにも変形が小さくて済むので、誘電体の熱膨張をより規制することができる。

#### 【0010】

囲み部がコンデンサ部の側部外周を全周に亘って取り囲むこととしてもよい。こうすれば、誘電体の熱膨張が囲み部によって十全に規制されるので、半導体素子やパッケージとの接続の信頼性をより一層高めることができる。

#### 【0011】

囲み部を形成する材料の熱膨張係数が10 ppm/K以下とすることも望ましい。こうすれば、コンデンサ周辺の温度の上昇に伴って囲み部に熱膨張が生じにくくなり、誘電体の熱膨張が規制される温度範囲を広げることができる。こうした材料としてはアルミナ等を考えることができる。

#### 【0012】

前記配線の少なくとも一部を、囲み部を貫通する形態で設けても差し支えない

。こうすれば、半導体素子やパッケージと接続される範囲が囲み部にまで広がり、より大きな半導体素子やパッケージとの接続が可能となる。このように囲み部にも配線を設ける場合には、囲み部を形成する材料を、誘電体よりも低い比誘電率（例えば1.5以下）を有する材料とすることが好適である。こうすれば、囲み部に設けられた配線同士の間の容量結合を防止することができるので、半導体素子とパッケージとの間において囲み部に設けられた配線を通じて誤った信号がやり取りされることを防止することができる。

#### 【0013】

上記の中継基板に予め半導体素子やパッケージを装着しておく形態を採ることもできる。こうした形態としては、上記の中継基板の配線に半導体素子が接続された半導体素子付き中継基板、上記の中継基板の配線にパッケージが接続された中継基板付きパッケージ、上記の中継基板を介して半導体素子とパッケージとを接続してなる構造体等を考えることができる。

#### 【0014】

本発明の中継基板の製造方法は、

半導体素子と該半導体素子が装着されるパッケージとの間に介装され、前記半導体素子と前記パッケージを電氣的に接続する配線を有する中継基板を製造する方法であって、

極板間に誘電体を有するコンデンサを形成したコンデンサ部の周囲に、該コンデンサ部の側部外周を取り囲む囲み部を、前記誘電体よりも低い熱膨張係数を有する材料で形成する工程

を備えたことを要旨とする。

#### 【0015】

上記発明の中継基板の製造方法では、極板間に誘電体を有するコンデンサを形成したコンデンサ部の周囲に、該コンデンサ部の側部外周を取り囲む囲み部を、前記誘電体よりも低い熱膨張係数を有する材料で形成する。従って、コンデンサ周辺の温度の上昇によって誘電体に熱膨張が発生した場合においても、半導体素子やパッケージとの良好な接続状態を保持可能な中継基板を製造することができる。



## 【0016】

前記工程が、前記コンデンサを前記囲み部と一体として成形することにより、前記コンデンサ部の周囲に前記囲み部を形成する工程であることも好適である。こうすれば、コンデンサの外周面と囲み部との密接度合いが高い中継基板を製造することができる。

## 【0017】

前記工程を、前記コンデンサを前記囲み部に嵌め込むことにより、前記コンデンサ部の周囲に前記囲み部を形成する工程としてもよい。こうすれば、コンデンサと囲み部とを別々に製造することが可能となる。従って、各種コンデンサと各種の囲み部とを自由に組み合わせて、多様な中継基板を提供することができる。

## 【0018】

## 【発明の実施の形態】

以上説明した本発明の構成および作用を一層明らかにするために、以下、本発明の実施の形態を、以下の順序で説明する。

## A. 実施例

A-1. 中継基板10の構成

A-2. 中継基板10の製造工程A

A-3. 中継基板10の製造工程B

A-4. 作用効果

## B. 変形例

## 【0019】

## A. 実施例:

A-1. 中継基板10の構成:

図1は本発明の実施例である中継基板10を用いたICパッケージ60の接続構造を示す説明図である。図2は図1における2-2線に沿った縦断面の矢視形状を示す説明図である。図1に示すように、ICパッケージ60は、ICチップ30とパッケージ50とを中継基板10を介して接続することによって構成されている。なお、図3は、ICチップ30が装着される前の、パッケージ50に中継基板10が装着された状態を表わしている。

## 【0020】

ICチップ30は、1枚のシリコン基板（ウェハ）上に、トランジスタや抵抗等の多数の回路素子が形成された細片である。形成された回路素子間は多数のアルミ配線で接続されている。回路素子に接続されたアルミ配線は、ICチップ30の下側表面に引き出され、パンプ状のパッド32に接続されている。パッド32は、アルミ配線の引き出し位置に対応するICチップ30の下側表面に、格子状に多数個配列されている。

## 【0021】

パッケージ50は、ICチップ30付きの中継基板10を装着する容器であり、中継基板10が配置される絶縁層として下部層54を備える。本実施例では、下部層54をエポキシ樹脂を用いて成形している。勿論、他の絶縁材（例えば、エポキシ樹脂以外の樹脂材料やセラミック）で下部層54を成形することも可能である。なお、こうした下部層54に加えて、下部層54に配置されたICチップ30および中継基板10を被覆する絶縁層として上部層52を設ける構成を採ってもよい（図1および図2における二点鎖線を参照）。こうすれば、ICチップ30および中継基板10が絶縁層内に封入されるので、ICチップ30および中継基板10を外部から有効に保護することができる。

## 【0022】

下部層54は、矩形形状を有するエポキシ樹脂製の板状体を、多数積層することによって形成されている。下部層54の各層間は、銅めっき層や銅箔によって形成されたリード56によって導通されている。リード56は、下部層54の上面（図2における上方向の面）に露出した第1端子57と、下部層54の下面（図2における下方向の面）に露出した第2端子58とを備える。第1端子57は、中継基板10に接続される端子であり、下部層54の上面に、格子状に多数個配列されている。また、第2端子58は、組み立て後のICパッケージ60をマザーボード等のプリント基板（図示せず）に装着する際、プリント基板側の端子に、半田を用いて接続される。

## 【0023】

中継基板10の基板本体は、コンデンサ部11と囲み部20とから構成されて

いる。コンデンサ部 11 は、積層セラミックコンデンサ 12 が配設される領域であり、コンデンサ部 11 の上面、下面には、積層セラミックコンデンサ 12 の上面 12 a、下面 12 b が直接露出している。

#### 【0024】

積層セラミックコンデンサ 12 は、極板として機能する内部電極 13 間に誘電体としてのセラミック層 14 を備え、このセラミック層 14 と内部電極 13 とが交互に多数積層された構造（以下、多層構造という）を有する。このため、各セラミック層 14 は二つの内部電極 13 の間に挟まれた状態とされている。なお、本実施例では、セラミック層 14 の形成材料として、比誘電率および熱膨張係数が比較的高い（ $12 \sim 13 \text{ ppm/K}$ ）材料であるチタン酸バリウム（ $\text{BaTiO}_3$ ）を用いている。

#### 【0025】

各内部電極 13 は、一層おきに、外部の電源や回路等に接続されるビア電極 15 に導通されている。ビア電極 15 は、積層セラミックコンデンサ 12 の上面 12 a から下面 12 b までを貫通する形状を有し、所定の間隔で多数個形成されている。

#### 【0026】

このように誘電体中に内部電極 13 が互い違いに積層され、内部電極 13 がビア電極 15 に接続されることにより、積層セラミックコンデンサ 12 が形成される。このような多層構造の積層セラミックコンデンサ 12 では、電荷が蓄積される部位が階層的に多数形成されるので、小型で大きな静電容量を実現することができる。

#### 【0027】

図 3 に示すように、囲み部 20 は、コンデンサ部 11 の側部外周を全周に亘って取り囲む範囲に、より具体的には、コンデンサ部 11 の側部外周を構成する積層セラミックコンデンサ 12 の 4 つの側面 12 c ~ f の全てを取り囲む範囲に形成されている。囲み部 20 の上面 20 a、下面 20 b とコンデンサ部 11 の上面、下面（即ち、積層セラミックコンデンサ 12 の上面 12 a、下面 12 b）とは、ほぼ同じ平面に位置する。囲み部 20 は、セラミック層 14 の形成材料（チタ

ン酸バリウム)よりも比誘電率および熱膨張係数が低い(約8 ppm/K)材料であるアルミナで形成されている。形成された囲み部20は300 GPa/K以上の比較的高いヤング率を有する。

#### 【0028】

囲み部20内には、その上面20aから下面20bまでを貫通する形状の柱状電極22が所定の間隔で多数個形成されている。なお、囲み部20には、セラミック層14のようなチタン酸バリウム層が形成されない。このため、柱状電極22はチタン酸バリウム層に接触していない。

#### 【0029】

なお、本実施例では、内部電極13、ビア電極15、柱状電極22の形成材料としてニッケルを用いている。本実施例では、上記の内部電極13、ビア電極15、柱状電極22が、特許請求の範囲における「配線」に相当する。

#### 【0030】

図3に示すように、上面12aないし上面20aには、ビア電極15の上端ないし柱状電極22の上端が、ICチップ30のパッド32とほぼ同形の格子状に配列されている。このビア電極15、柱状電極22のそれぞれの上端には、図2に示すように、半田製のバンプ16、バンプ23が、上面12a、上面20aよりも略半球状に隆起した形状で形成されている。また、下面12bないし下面20bには、ビア電極15の下端ないし柱状電極22の下端が、パッケージ50の第1端子57とほぼ同形の格子状に配列されている。このビア電極15、柱状電極22のそれぞれの下端には、図2に示すように、半田製のバンプ17、バンプ24が、下面12bよりも略半球状に隆起した形状で形成されている。

#### 【0031】

既述したように、囲み部20はコンデンサ部11を取り囲む範囲に形成されている。このため、柱状電極22ないしバンプ23、24は、中継基板10の外側領域(外周側面近くの領域)に配置されており、ビア電極15ないしバンプ16、17は、上記外側領域よりも内側の領域に配置されている(図3を参照)。

#### 【0032】

本実施例では、コンデンサ部11に設けられた多数のビア電極15を、ICチ

チップ 30 に駆動電源（電圧）を供給するための配線として用いている。即ち、ビア電極 15 のうち、正極となる内部電極 13 に接続されたビア電極 15 は IC チップ 30 への電源線として用いられ、負極となる内部電極 13 に接続されたビア電極 15 は IC チップ 30 へのグランド線として用いられる。このように電源が供給された IC チップ 30 では、各種の処理 DM（例えば、データの送受信やフロー制御）が実行される。囲み部 20 に設けられた多数の柱状電極 22 は、上記の処理 DM の内容を表わす電気信号を伝送する信号線として用いられる。

#### 【0033】

A-2. 中継基板 10 の製造工程 A:

上記構成の中継基板 10 は、図 4 に示す製造工程 A により、ステップ S100 ~ S195 の各工程を経て製造される。各工程の内容につき、以下、工程順に説明する。なお、以下の説明においては、中継基板 10 が製造されていく様子を示す図 5 を適宜参照しつつ説明する。

#### 【0034】

まず、アルミナ製のベースシート 89 を用意し、ベースシート 89 上の周縁部にアルミナによるアルミナ層 80a を形成する（図 4 のステップ S100、図 5（A））。次に、ベースシート 89 上のアルミナ層 80a が形成されていない範囲に、比誘電率が 2000 以上のチタン酸バリウムによる高誘電層 74a を形成し、高誘電層 74a 上に配線パターン 73a を印刷する（図 4 のステップ S110, S120、図 5（B））。

#### 【0035】

次に、アルミナ層 80a 上に重ねてアルミナ層 80b を形成し（ステップ S130）、配線パターン 73a が印刷された高誘電層 74a 上に重ねて高誘電層 74b を形成し、高誘電層 74b 上に配線パターン 73b を印刷する（図 4 のステップ S140, ステップ S150）。このような工程を、所定回数繰り返すことにより、図 5（C）に示すように、ベースシート 89 の周縁領域にアルミナ層 80a ~ e が積層され、ベースシート 89 の周縁よりも内側の領域には、高誘電層 74a, 配線パターン 73a, 高誘電層 74b, 配線パターン 73b, 高誘電層 74c, 配線パターン 73a, 高誘電層 74d, 配線パターン 73b, 高誘電層

74'eが、この順に積層される（このように高誘電層と配線パターンが交互に積層されたものを、以下、積層体CSという）。なお、各アルミナ層80a～eや各高誘電層74a～eの厚みは、後述する焼成工程の後に形成される中継基板10において、囲み部20の上面20a、下面20bとコンデンサ部11の上面、下面（即ち、積層セラミックコンデンサ12の上面12a、下面12b）とがほぼ同じ平面に位置するような厚みとされている。

#### 【0036】

次に、積層されたアルミナ層80a～eにスルーホール82を形成すると共に、積層体CSに貫通孔75を形成する（図4のステップS160、S170、図5（D））。スルーホール82、貫通孔75は、ICチップ30に配列された各パッド32の位置に応じた位置に形成される。こうしたスルーホール82、貫通孔75の形成はレーザ照射等によって実現することができる。

#### 【0037】

次に、各スルーホール82、各貫通孔75に導電材料QM（本実施例ではニッケル）を充填する（図4のステップS180、図5（E））。これにより、既述した柱状電極22、ビア電極15が形成される。また、配線パターン73a、73bは、各貫通孔75内において、高誘電層74a～eの1層おきにビア電極15に導通される。こうした配線パターン73a、73b、高誘電層74a～eは、それぞれ、既述した内部電極13、セラミック層14として機能する。

#### 【0038】

続いて、ベースシート89をアルミナ層80a～eおよび積層体CSから剥離した後（図4のステップS185）、アルミナ層80a～eおよび積層体CSを高温・高圧プレスによって圧着し、圧着後のアルミナ層80a～eおよび積層体CSを脱脂した後に焼成する（図4のステップS190）。これにより、アルミナ層80a～eおよび積層体CSは、アルミナ層80a～eと積層体CSとが互いに密接され、かつ、上下の高誘電層74a～eが互いに密接された状態で焼成される。

#### 【0039】

次に、焼成によって形成された柱状電極22、ビア電極15の上下端部に、半

田ペーストを表装印刷することによって、バンプ23, 24, バンプ16, 17を形成する(図4のステップS195)。これにより、図2に示したようなコンデンサ部11の周りにアルミナによる囲み部20を備えた中継基板10が形成される。

#### 【0040】

なお、上記の製造工程Aでは、アルミナ層80a～eに対するスルーホール82の形成やスルーホール82への導電材料QMの充填を、アルミナ層80a～eの積層後に行なうこととしたが、各アルミナ層80a～eについて1層ずつスルーホールの形成やスルーホールへの導電材料QMの充填を行ない、この後に各アルミナ層80a～eを積層することとしてもよい。また、上記の製造工程Aでは、ベースシート89を剥離した後に焼成を行なうこととしたが、ベースシート89が付いたままで焼成を行ない、焼成後にベースシート89を削り取ることとしてもよい。

#### 【0041】

A-3. 中継基板10の製造工程B:

上記構成の中継基板10を、上記の製造工程A以外の工程によって製造することも可能である。この一例を、ステップS200～S270の各工程を備える製造工程Bとして図6に示した。各工程の内容につき、以下、工程順に説明する。なお、以下の説明においては、中継基板10が製造されていく様子を示す図7を適宜参照しつつ説明する。

#### 【0042】

まず、アルミナ製のシート80pを必要枚数分だけ用意し、各シート80pの中央部に、所定の開孔面積を有する貫通孔71pを形成する(図6のステップS200, S210、図7(A))。次に、貫通孔71pの周囲におけるシート80pにスルーホール82を形成した後、このスルーホール82に導電材料QMを充填する(図6のステップS220, S230、図7(B))。

#### 【0043】

次に、シート80pを積層し、積層された複数枚のシート80pの高温・高圧プレスによって圧着する(図6のステップS240、図7(C))。これにより

、図7（C）に示すように、上下のシート80p間において、スルーホール82内の導電材料QMが接続され、こうした接続により、既述した柱状電極22が形成される。また、積層された各シート80pの貫通孔71pにより、コンデンサ収納用の空間PFが形成される。

#### 【0044】

次に、圧着後のシート80pを脱脂した後に焼成する（図6のステップS250）。これにより、その中央部に空間PFを備えたアルミナ製の囲み部20からなる基板本体が形成される。この基板本体における空間PFが既述したコンデンサ部11となる。

#### 【0045】

次に、基板本体の空間PFに、別途製造された積層セラミックコンデンサ12を収納する（図6のステップS260、図7（D））。なお、焼成後の基板本体における空間PFの形状は、空間PFに収納されるコンデンサ12の外形とほぼ同じ形状となるように、コンデンサ12の形状に応じて定められている。よって、図7（D）に示すように、空間PFにコンデンサ12を収納した場合には、コンデンサ12は空間PFを構成する囲み部20の内側周壁にほぼ隙間なく嵌合し、コンデンサ12の上面12a、下面12bと囲み部20の上面20a、下面20bとがほぼ同じ平面に位置することになる。これにより、囲み部20と積層セラミックコンデンサ12が一体化される。

#### 【0046】

次に、柱状電極22、ビア電極15の上下端部に、半田ペーストを表装印刷することによって、バンプ23、24、バンプ16、17を形成する（図6のステップS270）。これにより、図2に示したようなコンデンサ部11の周りにアルミナ製の囲み部20を備えた中継基板10が形成される。

#### 【0047】

なお、上記の製造工程Bでは、シート80pに対するスルーホール82の形成やスルーホール82への導電材料QMの充填を、各シート80pごとに行なうこととしたが、シート80pの積層後に一括して行なうこととしてもよい。また、基板本体の空間PFに、積層セラミックコンデンサ以外のコンデンサ（例えば、



単板セラミックコンデンサ、フィルムコンデンサ、アルミ電解コンデンサ等) を収納することとしてもよい。

#### 【0048】

##### A-4. 作用効果:

以上説明したように、本実施例の中継基板10は、基板本体が、内部電極13間に誘電体としてチタン酸バリウムを用いたセラミック層14を有する積層セラミックコンデンサ12が配設されたコンデンサ部11と、コンデンサ部11の側部外周を取り囲み、チタン酸バリウム ( $12 \sim 13 \text{ ppm/K}$ ) よりも低い熱膨張係数を有する材料 (熱膨張係数が約  $8 \text{ ppm/K}$  のアルミナ) で形成された囲み部20とを備える。このため、コンデンサ部11周辺の温度がICチップ30の高速動作等によって上昇してセラミック層14に熱膨張が発生した場合に、熱膨張係数の低い囲み部20には未だ熱膨張が生じないので、セラミック層14の熱膨張が囲み部20によって規制される。従って、セラミック層14の熱膨張に起因してICチップ30やパッケージ50との接続部分に応力がかかることが少なくなり、バンプ16を介したビア電極15とパッド32との接続やバンプ17を介したビア電極15と第1端子57との接続の信頼性を高めることができる。

#### 【0049】

また、囲み部20は  $300 \text{ GPa/K}$  以上の比較的高いヤング率を有する。従って、パッケージ50などから高い熱応力を受けたときの囲み部20の変形が小さくなり、誘電体の熱膨張をより規制することができる。

#### 【0050】

また、本実施例の中継基板10では、囲み部20がコンデンサ部11の側部外周を全周に亘って取り囲むように構成されているので、セラミック層14の熱膨張が囲み部20によって十全に規制される。従って、ICチップ30やパッケージ50との接続の信頼性をより一層高めることができる。

#### 【0051】

更に、本実施例の中継基板10では、ICチップ30とパッケージ50とを接続する配線として、積層セラミックコンデンサ12を貫通するビア電極15に加えて、囲み部20を貫通する柱状電極22が設けられている。従って、ICチッ

プ30やパッケージ50と接続される範囲が囲み部20にまで広がり、より大きなICチップやパッケージとの接続が可能となる。加えて、柱状電極22が設けられる囲み部20は、誘電体としてのセラミック層14よりも低い比誘電率を有する材料（アルミナ）で形成されている。従って、囲み部20に設けられた柱状電極22同士の間容量結合を防止することが可能となり、ICチップ30とパッケージ50との間において柱状電極22を通じて誤った信号がやり取りされることを防止することができる。

#### 【0052】

上記の中継基板10を製造工程A（図4）によって製造した場合には、積層セラミックコンデンサ12が囲み部20と一体として成形され、これにより、コンデンサ部11の周囲に囲み部20が形成される。従って、積層セラミックコンデンサ12の外周面と囲み部20との密接度合いが高い中継基板10を製造することができる。

#### 【0053】

また、上記の中継基板10を製造工程B（図6）によって製造した場合には、別に製造された積層セラミックコンデンサ12を囲み部20の空間PFに嵌め込むことにより、コンデンサ部11の周囲に囲み部20が形成される。これにより、基板本体としての囲み部20とコンデンサ12とを別々に製造することが可能となる。従って、形状や特性の異なる各種コンデンサと各種の空間PF形状を有する囲み部からなる基板本体とを自由に組み合わせて、多様な中継基板を提供することができる。

#### 【0054】

B. 変形例:

以上、本発明の実施の形態を実施例を用いて説明したが、本発明は上記実施例に限られるものではなく、その要旨を逸脱しない範囲において種々の態様において実施することが可能である。

#### 【0055】

例えば、上記の製造工程Bにおいて、コンデンサ12を、その水平方向の断面積が囲み部20に形成される空間PFよりも若干小さくなるような外形で作成し

ておき、作成されたコンデンサを空間 P F に嵌め込む際に、コンデンサと囲み部 20 の間に形成される隙間にフィラーを挿入する工程を設けてもよい。このような工程を経て製造された中継基板 110 を第 1 変形例として図 8 に示した。図 8 (A) , 図 8 (B) は、第 1 変形例としての中継基板 110 を、それぞれ、図 3 , 図 2 に対応する図で表わしたものである。なお、以下の各変形例の説明においては、上記実施例と共通の各部につき、符号の十の位以下を実施例と同じ数字ないし英字を用いて表わしている。

#### 【0056】

図 8 に示すように、囲み部 20 と積層セラミックコンデンサ 112 の間の隙間には、フィラー 190 が挿入されている。このフィラー 190 は、上記の隙間にペースト状の樹脂材料を充填し硬化させることによって形成される。この硬化により、囲み部 120 と積層セラミックコンデンサ 112 が一体化される。こうした製造方法を採用することにより、囲み部 120 の空間 P F (コンデンサ部 111) にコンデンサ 112 が嵌め込まれる位置を微調整することができる。従って、製造された複数の中継基板 110 において、コンデンサ部 111 に設けられるビア電極 115 (電源線、グランド線) と囲み部 120 に設けられる柱状電極 122 (信号線) との位置関係をほぼ一定に保ち易くなり、I C チップ 130 やパッケージ 150 との接続の確実性を高めることができる。また、チタン酸バリウムからなるコンデンサ部 111 とアルミナからなる囲み部 120 との間に、樹脂製のフィラー 190 が介在することで、フィラー 190 が有する弾性によって中継基板 110 の機械的強度を高めることができる。

#### 【0057】

上記実施例の中継基板 10 では、柱状電極 22 が、囲み部 20 の上面 20 a から下面 20 b までをほぼ直線的に貫通する形状で設けられているが、柱状電極 22 の形状として他の形状を採用することも可能である。例えば、柱状電極 22 がコンデンサ部 11 から離間するピッチを、柱状電極 22 の高さ位置に応じて異ならせる構成としてもよい。こうした構成の中継基板を製造する工程の一部を、製造工程 B についての第 2 変形例として図 9 に示した。この第 2 変形例では、図 6 のステップ S 220 の処理において、貫通孔 71 p からスルーホール 82 までの

距離がシート 80 p ごとに異なるように、シート 80 p にスルーホール 82 を形成する。各シート 80 p にスルーホール間を接続するための配線層 92 を印刷した後、スルーホール 82 に導電材料 QM を充填し、シート 80 p を積層する。この配線層 92 は、印刷対象となるシート 80 p のスルーホール 82 から次に積層されるシート 80 p とのスルーホール 82 までをカバーする範囲に形成される。これにより、上下のシート 80 p のスルーホール 82 が配線層 92 を介して導通される。このような製法によって製造された中継基板によれば、IC チップの信号線に係るパッド（実施例におけるパッド 32 に相当するもの）の位置がパッケージの信号線に係る第 1 端子（実施例における第 1 端子 57 に相当するもの）の位置と相対していない場合においても、IC チップとパッケージとの接続を実現することができる。

#### 【0058】

また、上記実施例の中継基板 10 では、コンデンサ部 11 の側部外周を全周に亘って取り囲む範囲に囲み部 20 を形成したが、こうした囲み部を、コンデンサ部 11 の側部外周の一部を取り囲むように形成してもよい。このような一例を第 3 変形例として図 10 に示した。図 10 は、第 3 変形例としての中継基板 210 を図 3 に対応する図で表わしたものである。図 10 に示すように、第 3 の変形例としての中継基板 210 では、積層セラミックコンデンサ 212 の 3 つの側面 212 c ~ e を取り囲む範囲に囲み部 220 が形成されている。こうすれば、コンデンサ部 211 周辺の温度の上昇によってセラミック層 214 に熱膨張が発生した場合に、セラミック層 214 の 3 つの側面 212 c ~ e 方向への熱膨張が囲み部 220 によって規制される。従って、IC チップやパッケージとの接続の信頼性を従来よりも高めることができる。

#### 【0059】

なお、上記実施例や各変形例では、セラミック層 14 をチタン酸バリウムを用いて形成したが、チタン酸バリウム以外の比誘電率の高い材料（例えば、チタン酸ストロンチウム（ $\text{SrTiO}_3$ ）やチタン酸鉛（ $\text{PbTiO}_3$ ）、酸化チタン（ $\text{TiO}_2$ ））を用いて形成してもよい。また、上記実施例では、囲み部 20 をアルミナを用いて形成したが、囲み部 20 は、セラミック層 14 の形成材料より

も低い熱膨張係数を有する材料を用いて形成されていればよい。例えば、セラミック層 14 の形成材料がチタン酸バリウムの場合には、囲み部 20 をアルミナとガラスとの複合材料（ガラスセラミック）を用いて形成してもよい。囲み部 20 の材料としてガラスセラミックを用いた場合には、ガラスセラミックはアルミナよりも低温（900℃以下）で焼結するので、柱状電極 22 の形成材料に銅を用いた場合でも焼成によって過度に溶融してしまうことがなく、断線等の発生率を低減することができる。

#### 【0060】

なお、上記実施例や各変形例において、囲み部 20, 120, 220 を形成する材料の熱膨張係数は  $10 \text{ ppm/K}$  以下とすることが好ましい。こうすれば、コンデンサ部 11, 121, 221 周辺の温度上昇に伴って囲み部 20, 120, 220 に熱膨張が生じにくくなり、セラミック層 14, 114, 214 の熱膨張を規制可能な温度範囲を広げることができる。また、比誘電率に関しては、セラミック層 14 を形成する材料の比誘電率を 15 よりも大きくし、囲み部 20, 120, 220 を形成する材料の比誘電率を 15 以下とすることが好ましい。加えて、囲み部 20 のヤング率は、200 GPa 以上であることが好ましく、300 GPa 以上であれば更に好ましい。

#### 【0061】

また、上記実施例や各変形例の中継基板に予め IC チップやパッケージを装着しておく形態を採ることもできる。こうした形態としては、中継基板のビア電極や柱状電極に IC チップが接続された IC チップ付き中継基板、中継基板のビア電極や柱状電極にパッケージが接続された中継基板付きパッケージ、上記の中継基板を介して IC チップとパッケージとを接続してなる構造体等を考えることができる。

#### 【図面の簡単な説明】

【図 1】 本発明の実施例である中継基板 10 を用いた IC パッケージ 60 の接続構造を示す説明図である。

【図 2】 図 1 における 2-2 線に沿った縦断面の矢視形状を示す説明図である。

【図3】 ICチップ30が装着される前の、パッケージ50に中継基板10が装着された状態を示す説明図である。

【図4】 中継基板10の製造工程Aを示す説明図である。

【図5】 製造工程Aによって中継基板10が製造されていく様子を示す説明図である。

【図6】 中継基板10の製造工程Bを示す説明図である。

【図7】 製造工程Bによって中継基板10が製造されていく様子を示す説明図である。

【図8】 第1変形例を示す説明図である。

【図9】 第2変形例を示す説明図である。

【図10】 第3変形例を示す説明図である。

【符号の説明】

10, 110, 210…中継基板

11, 111, 211…コンデンサ部

12, 112, 212…積層セラミックコンデンサ

12a, 212a…上面

12b, 212b…下面

12c～f, 212c～f…側面

13…内部電極

14…セラミック層

15, 115, 215…ビア電極

16, 17…バンプ

20, 120, 220…囲み部

20a…上面

20b…下面

22, 122, 222…柱状電極

23, 24…バンプ

30, 130, 230…ICチップ

32…パッド

5 0, 1 5 0, 2 5 0…パッケージ

5 2…上部層

5 4…下部層

5 6…リード

5 7…第 1 端子

5 8…第 2 端子

7 1 p…貫通孔

7 3 a, 7 3 b…配線パターン

7 4 a～e…高誘電層

7 5…貫通孔

8 0 a～e…アルミナ層

8 0 p…シート

8 2…スルーホール

8 9…ベースシート

9 2…配線層

1 9 0…ファイラー

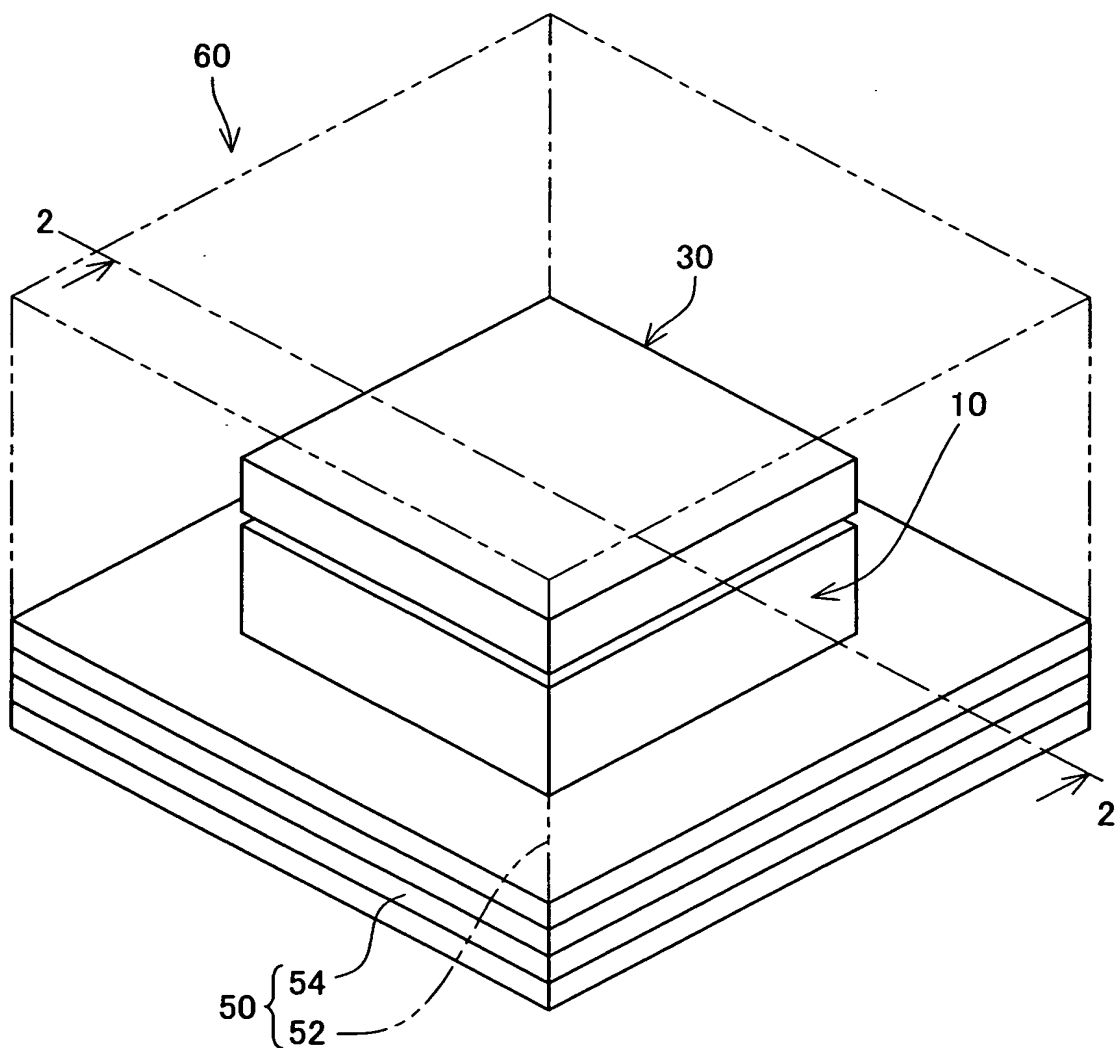
C S…積層体

P F…空間

Q M…導電材料

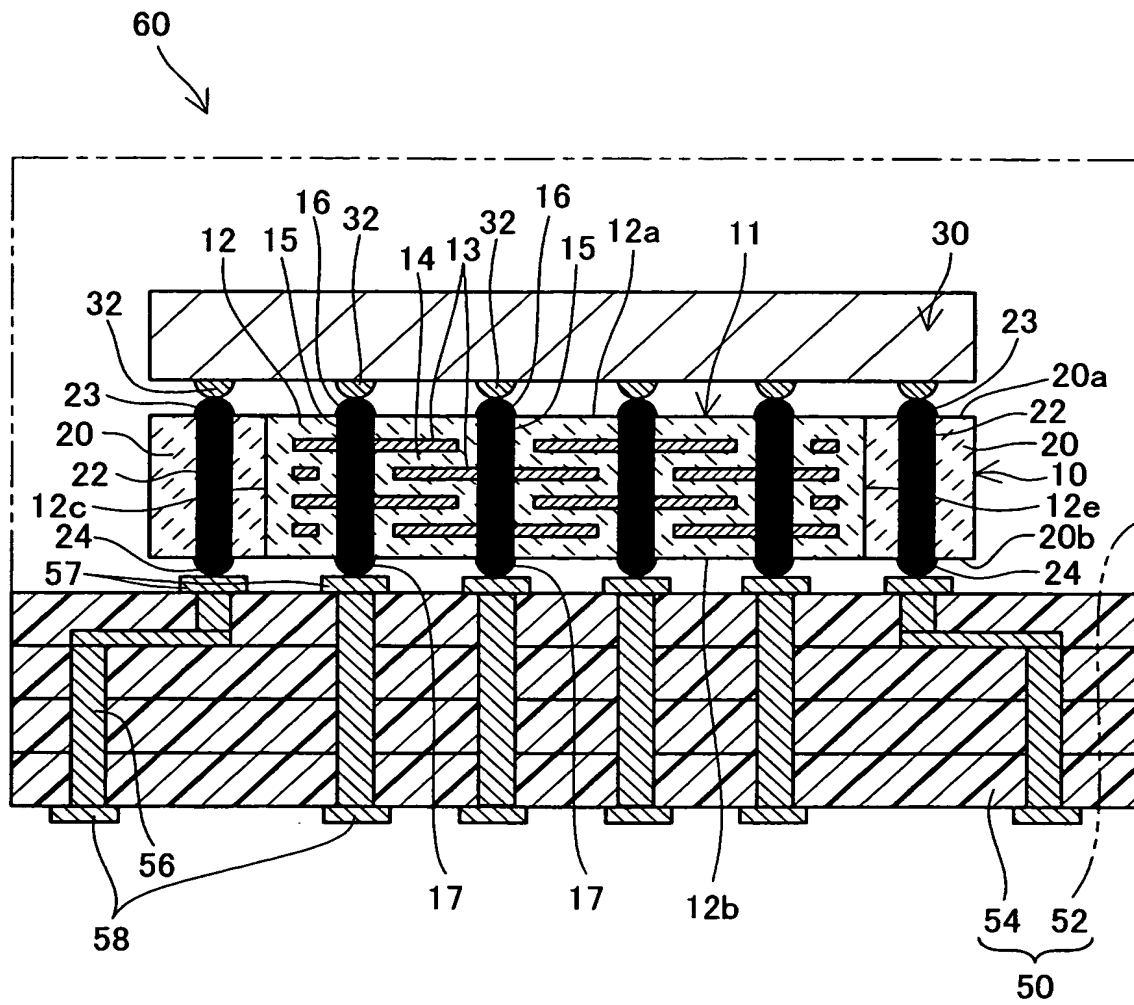
【書類名】 図面

【図 1】

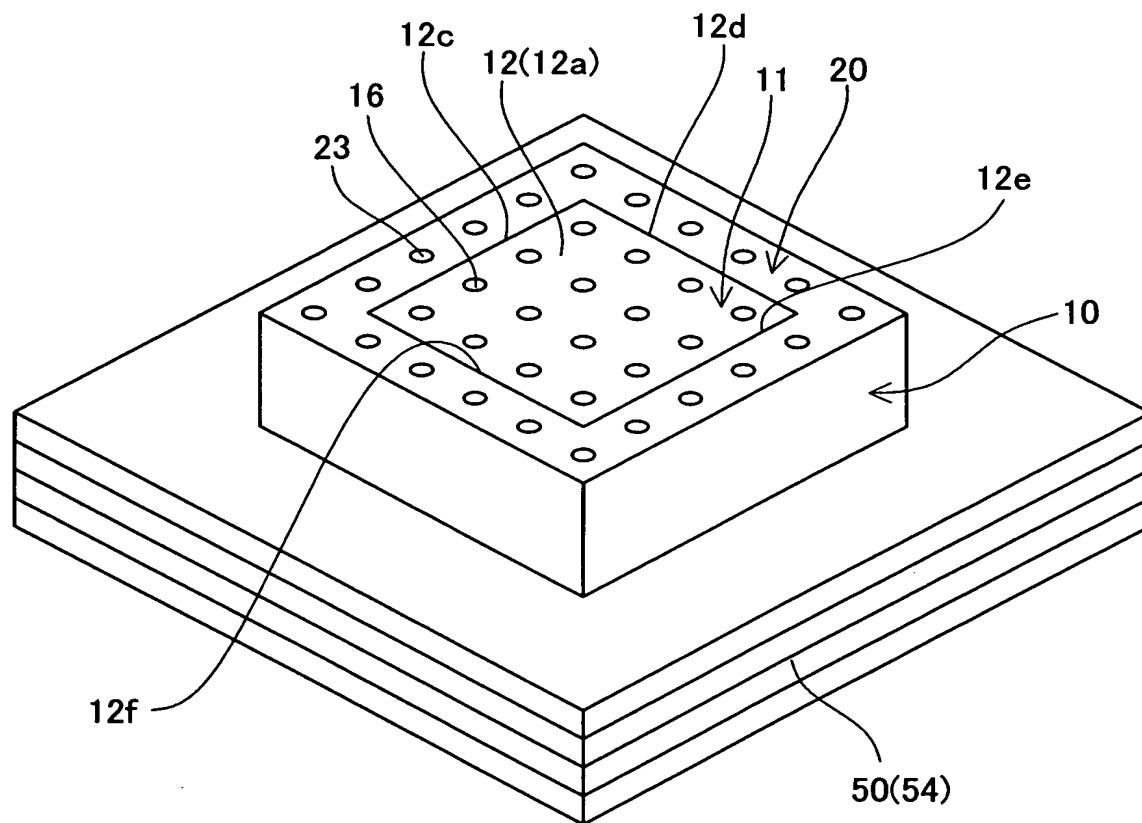




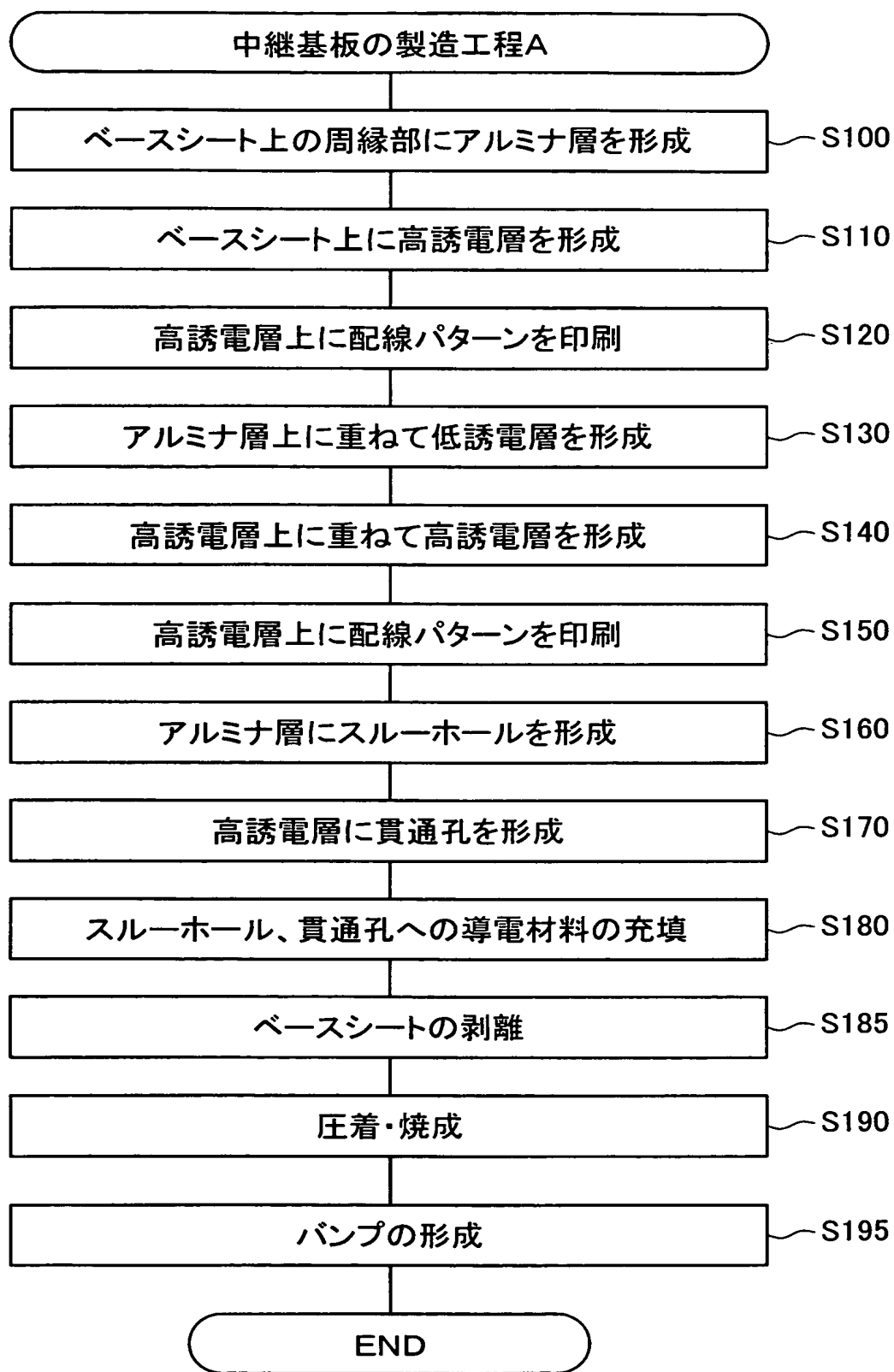
【図 2】



【図 3】

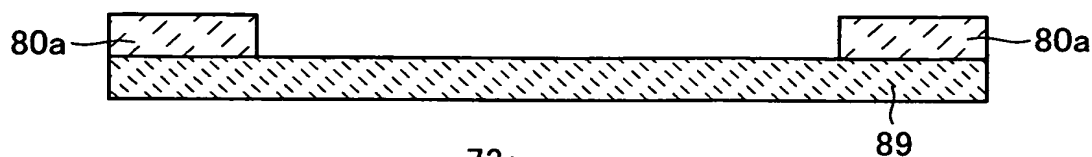


【図 4】

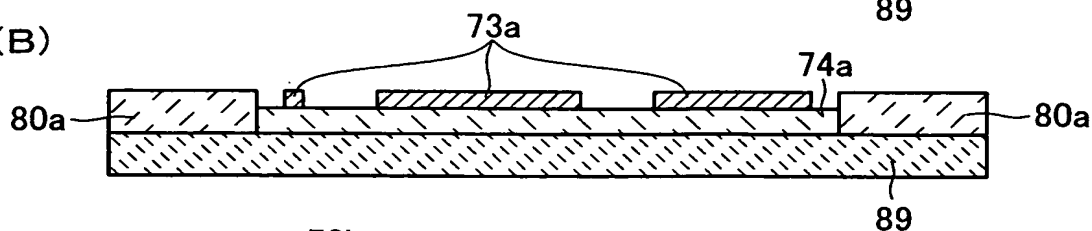


【図 5】

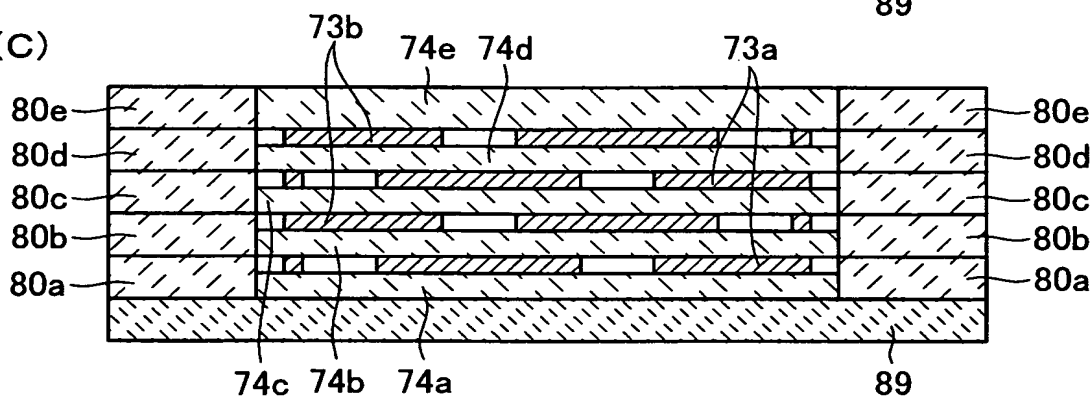
(A)



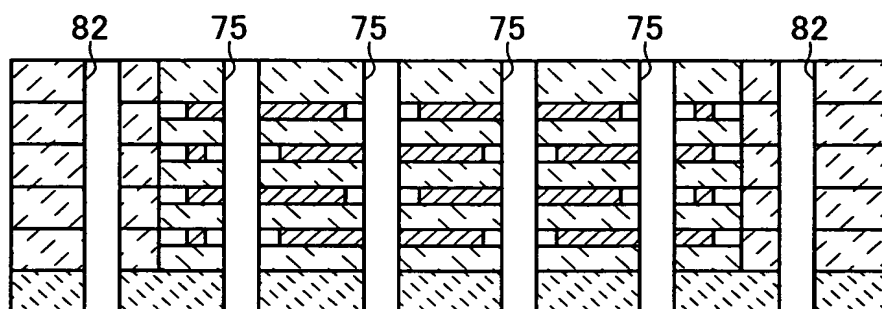
(B)



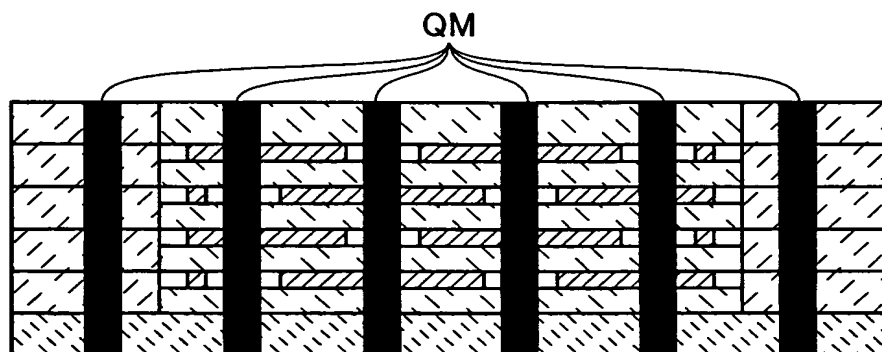
(C)



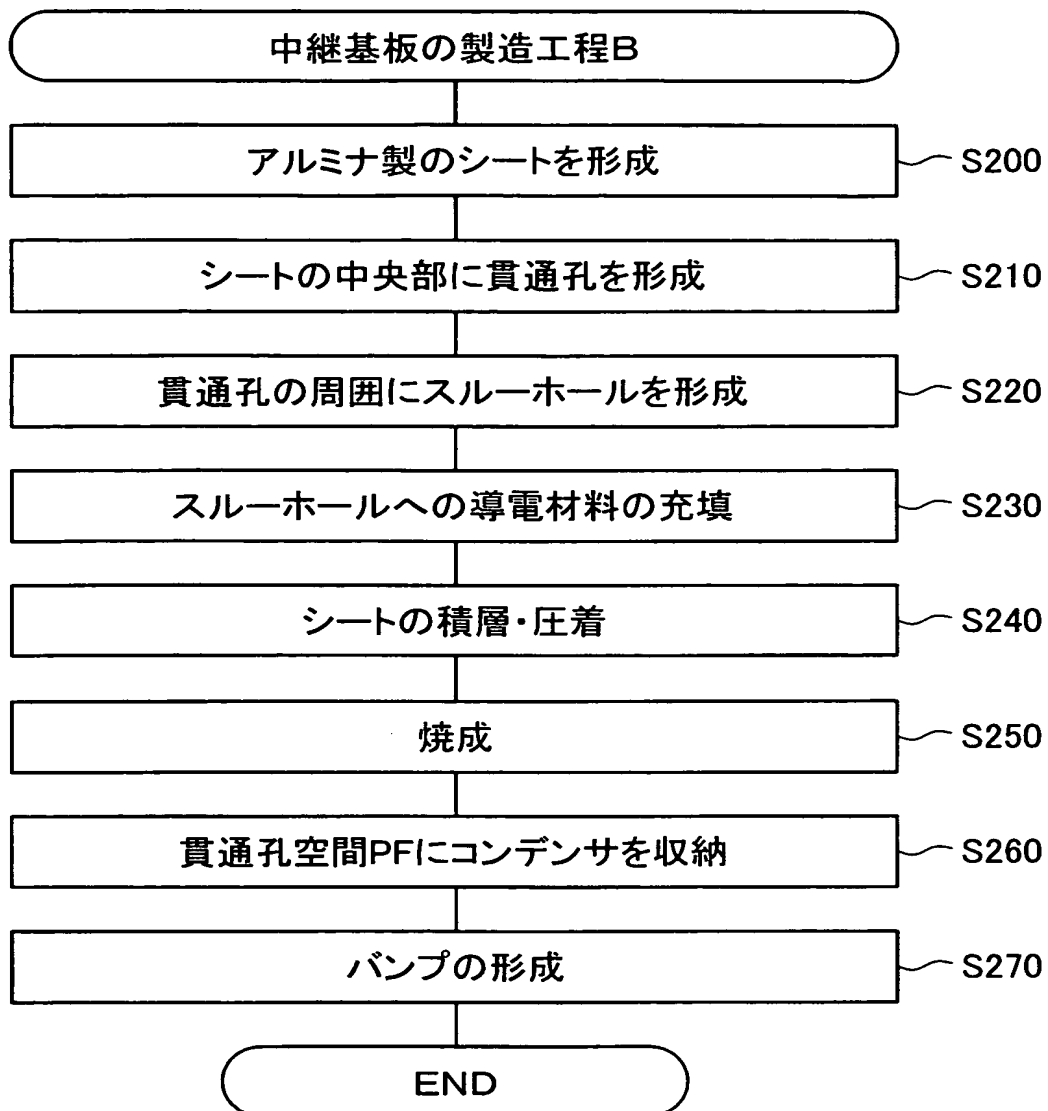
(D)



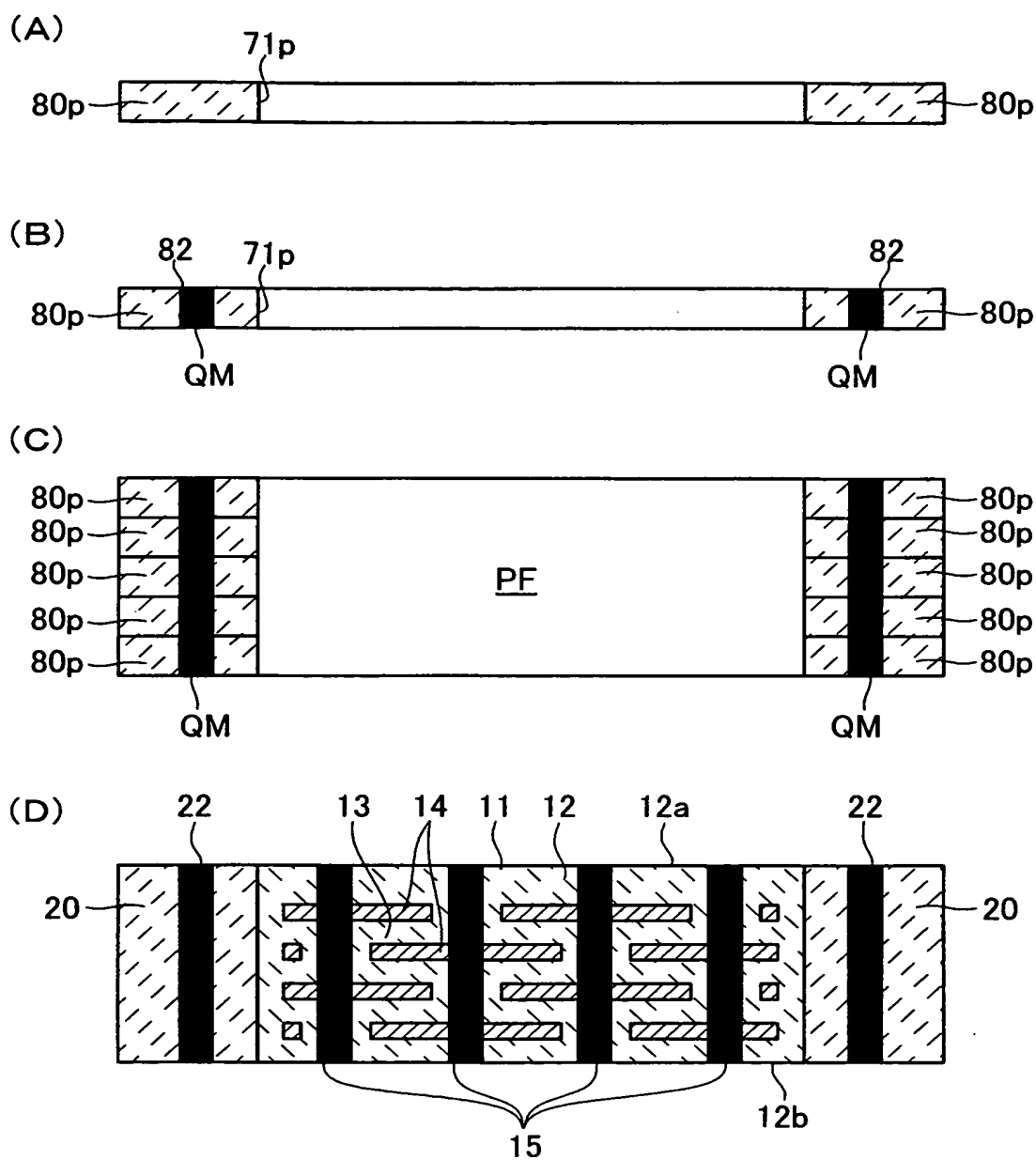
(E)



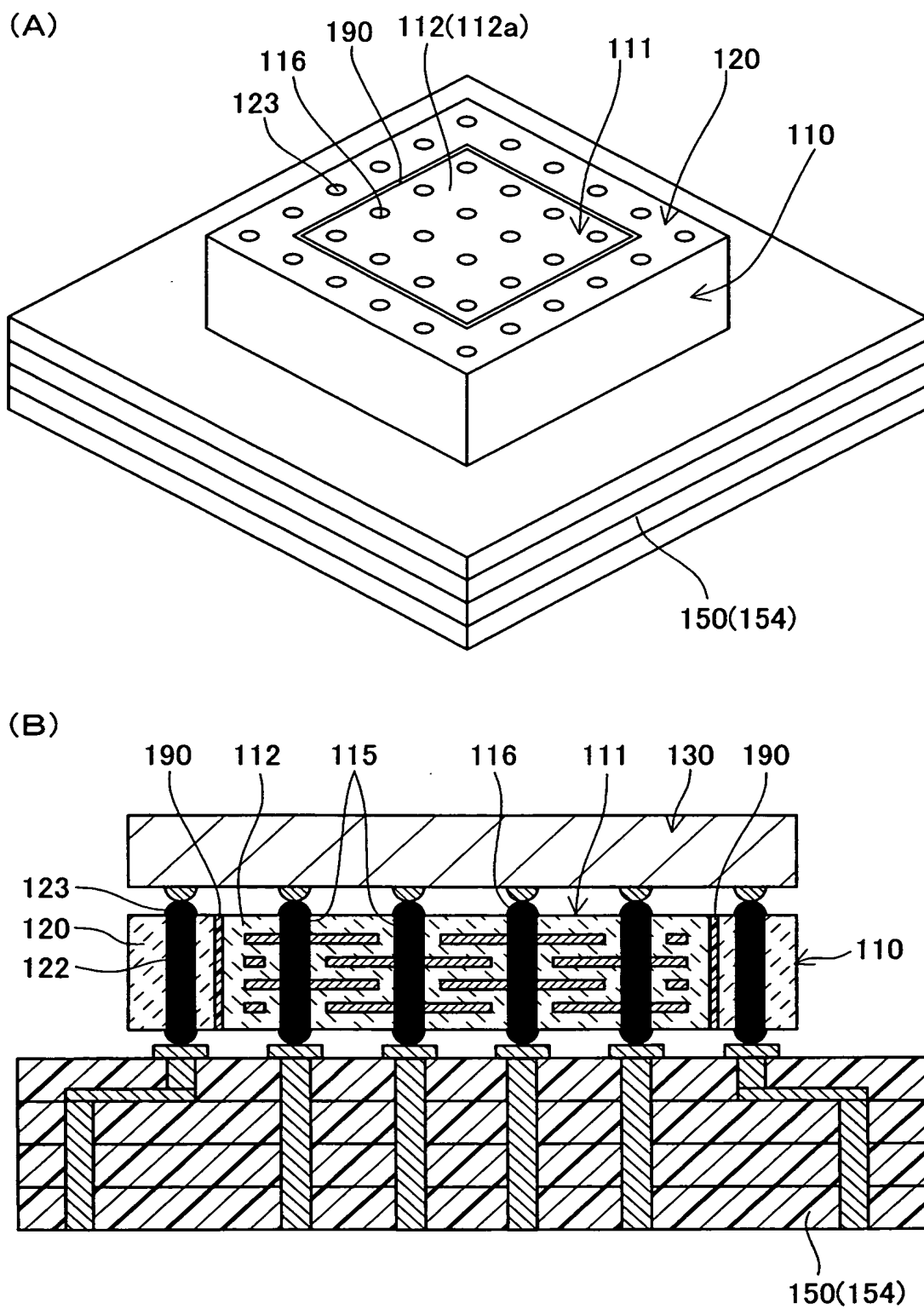
【図 6】



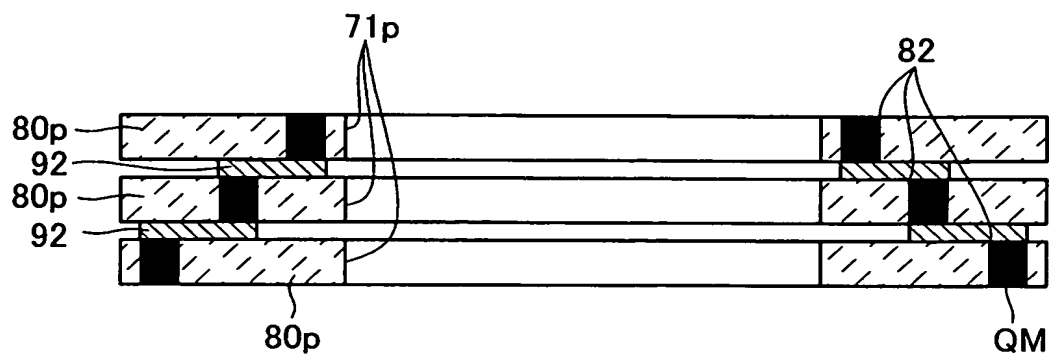
【図 7】



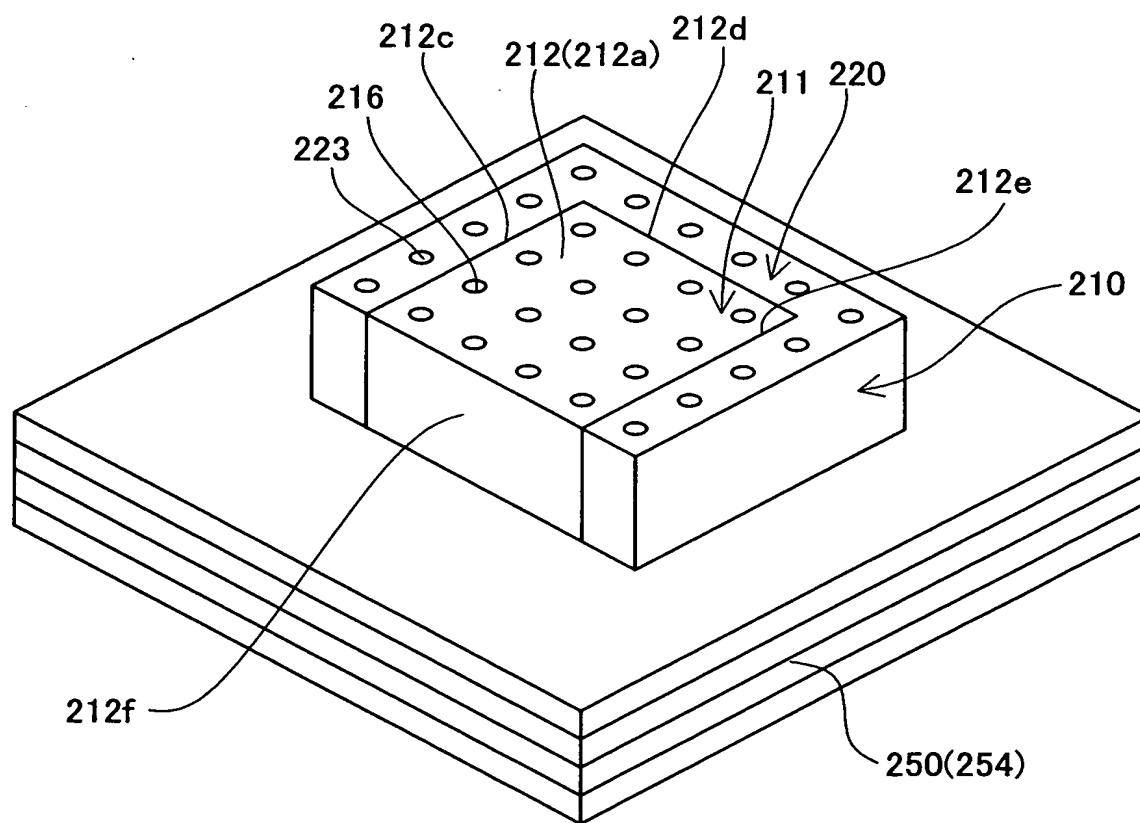
【図 8】



【図 9】



【図 10】





【書類名】 要約書

【要約】

【課題】 ICチップとICパッケージとの中継用の基板において、ICチップとICパッケージとの電氣的な接続の信頼性を高めることを目的とする。

【解決手段】 中継基板10の基板本体は、内部電極13間に誘電体としてチタン酸バリウムを用いたセラミック層14を有する積層セラミックコンデンサ12が配設されたコンデンサ部11と、コンデンサ部11の側部外周を取り囲む囲み部20とを備える。囲み部20は、チタン酸バリウムよりも低い熱膨張係数を有する材料であるアルミナを用いて形成されている。

【選択図】 図2

特願 2 0 0 3 - 1 9 9 2 3 4

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 4 5 4 7 ]

1. 変更年月日

1 9 9 0 年 8 月 8 日

[変更理由]

新規登録

住 所

愛知県名古屋市瑞穂区高辻町 1 4 番 1 8 号

氏 名

日本特殊陶業株式会社